

Japanese Kokai Patent Application No. Sho 62[1987]-7268

---

Translated from Japanese by the Ralph McElroy Translation Company  
910 West Avenue, Austin, Texas 78701 USA

Code: 598-77472

Ref.: APPLIED DKT 306 D08

JAPANESE PATENT OFFICE  
PATENT JOURNAL (A)  
KOKAI PATENT APPLICATION NO. SHO 62[1987]-7268

Int. Cl. <sup>4</sup> :	H 04 N 1/411
Sequence Nos. for Office Use:	8220-5C
Filing No.:	Sho 60[1985]-146117
Filing Date:	July 3, 1985
Publication Date:	January 14, 1987
No. of Inventions:	1 (Total of 4 pages)
Examination Request:	Not filed

FAX MACHINE

Inventor:	Setsuhiko Ueda NEC Corp. 5-33-1 Shiba, Minato-ku, Tokyo
Applicant:	NEC Corp. 5-33-1 Shiba, Minato-ku, Tokyo
Agent:	Naotaka Inode, patent attorney

[There are no amendments to this patent.]

Claim

Fax machine equipped with encoding circuit (4) which encodes a signal with the compressed number of bits based on the total number of pixels on the original for transmission, first memory means (6) for temporary storage of the image information output from said encoding circuit,

second memory means (7) which stores the image information output from said first memory means,

and a control means for controlling the device based on the ratio of said total number of pixels to the number of bits in said encoding signal,

characterized in that

there is an operation means which predicts said ratio based on the sum of the image information stored in said second memory means and the amount of image information that can be stored temporarily in said first memory means at the end of encoding for each said original sheet;

and said control means

starts reading the next original sheet based on the output of the operation means.

#### Detailed explanation of the invention

##### Industrial application field

This invention pertains to a type of fax machine. In particular, this invention pertains to a control means for the part of the fax machine that reads the original.

##### Overview

This invention provides a type of fax machine characterized by the following facts:

it sets the controls based on the ratio of the total number of pixels on the original to the number of bits in the encoding signal formed by compressing the original pixels;

it is possible to predict the ratio before the image information pertaining to the encoding signal is entirely stored in the memory means;

in this way, the original read efficiency can be increased over the case where the controls are set based on the actually measured ratio according to the image information stored in the memory means.

##### Prior art

In a conventional fax machine, when the amount of the encoded image information exceeds a prescribed level, the image information before encoding is reduced by a certain ratio. In this way, transmission can be performed while maintaining a compression ratio of the original that is greater than a prescribed value.

##### Problems to be solved by the invention

In the aforementioned conventional fax machine, after all of the encoded image information is stored in the memory device, the amount of the encoded image information is

judged. Consequently, the machine must be in standby until the transfer of the image to the memory device is complete. Consequently, the number of original sheets that can be read within a given time is smaller. This is a disadvantage.

The purpose of this invention is to solve the aforementioned problems of the conventional technology by providing a fax machine characterized by the fact that it requires less standby time until the transfer of the image to the memory device is complete.

#### Means to solve the problems

This invention provides a fax machine equipped with encoding circuit (4) which encodes a signal with the compressed number of bits based on the total number of pixels on the original for transmission, first memory means (6) for temporary storage of the image information output from said encoding circuit, second memory means (7) which stores the image information output from said first memory means, and a control means for controlling the device based on the ratio of said total number of pixels to the number of bits in said encoding signal; characterized in that there is an operation means which predicts said ratio based on the sum of the image information stored in said second memory means and the amount of image information that can be stored temporarily in said first memory means at the end of encoding for each said original sheet; and said control means starts reading the next original sheet based on the output of the operation means.

#### Operation

In the encoding circuit, the number of pixels on the original for transmission is converted into an encoded signal with a smaller number of bits by means of encoding of, say, run length. The converted image information is stored in the first memory means, then, it is stored in the second memory means at a lower speed. When the encoding of the original for transmission is complete, the ratio of the sum of the image information corresponding to the memory capacity of the first memory means and the amount of image information stored in the second memory means to the total number of pixels on the original for transmission is calculated; by treating this ratio as the ratio of the total number of pixels to the number of bits of the encoded signal, the control of the next step is carried out before all of the image information is transferred to the second memory means. By means of this control, the reading of the next original sheet is started earlier. By means of this control, whether execution of the reduction processing should be made or not is determined. When reduction processing is not needed, read of the next original sheet is started. On the other hand, when it is predicted that reduction processing is needed, the compression ratio is calculated after the transfer of all of the information into the second memory means is complete.

### Application example

In the following, a device as an application example of this invention will be explained with reference to the figures.

Figure 1 is a block diagram illustrating the configuration of the device in this application example. Figure 2 is a flow chart illustrating the configuration of the program that defines the operation of the device in this application example.

First of all, the configuration of the device in this application example will be explained with reference to Figure 1. In this device as the application example, there are the following parts: original scanning unit (1), frame memory (2) which requires the output of said original scanning unit (1) as its input, encoding circuit (4), reduction circuit (5), buffer memory (6), switching unit (3) which selects encoding circuit (4) or reduction circuit (5) as the route between the output of frame memory (2) and the input of buffer memory (6), memory device (7) which receives the output of buffer memory (6) as its input, and control unit (8) which takes input from encoding circuit (4) and memory device (7) and outputs to original scanning unit (1) and switching unit (3). In this case, control unit (8) is a microcomputer.

In the following, the operation of the device of this application example will be explained with reference to Figures 1 and 2.

The image information of the original read by original scanning unit (1) is encoded by encoding circuit (4) after it is stored in frame memory (2). The image information encoded by encoding circuit (4) is stored via buffer memory (6) in memory device (7). By means of control unit (8), original scanning unit (1) and switching unit (4) are controlled.

Encoding end signal (13) is input from encoding circuit (4) to the interrupt input terminal of control unit (8), and image information amount signal (14), which indicates the amount of encoded image information stored in memory device (7), is input to control unit (8). In control unit (8), when the compression ratio of the image information in encoding circuit (4) is  $1/4$  or higher, reduction circuit (7) is started by switch signal (13), and the pixels of the image information of frame memory (2) are reduced by  $1/2$  in both the principal scanning direction and sub-scanning direction, and the obtained image information is stored in memory device (7).

In addition, in control unit (8), when interruption by the encoding end signal (13) takes place, based on the sum of the amount of image information stored in memory device (7) and the total capacity of buffer memory (6), the upper limit of the amount of image information after encoding is derived, and the compression ratio is predicted. When the predicted compression ratio is  $1/4$  or lower, instead of waiting until the end of transfer to memory device (7), read of the next original sheet is started by start signal (11). On the other hand, when the predicted compression ratio is over  $1/4$ , by means of control unit (8), when the transfer of the image information to memory device (7) is complete, the amount of encoded image information is

derived, and whether reduction processing should be carried out or not is determined corresponding to whether the compression ratio is over  $1/4$  or not, and read of the next original sheet is started after the processing is complete.

#### Effect of the invention

As explained above, according to this invention, by performing judgment on whether reduction should be performed or not before the transfer of the encoded image information to the memory device is complete, when there is no need to perform reduction, instead of waiting until the transfer to the memory device is complete, read of the next original sheet can be started. Consequently, the number of original sheets that can be read within a given time can be increased.

#### Brief description of the figures

Figure 1 is a block diagram illustrating the configuration of the device in an application example of this invention.

Figure 2 is a flow chart illustrating the operation of the device in the application example.

- 1 Original scanning unit
- 2 Frame memory
- 3 Switch unit
- 4 Encoding circuit
- 5 Reduction circuit
- 6 Buffer memory
- 7 Memory device
- 8 Control unit
- 11 Start signal
- 12 Switch signal
- 13 Encoding end signal
- 14 Image information signal

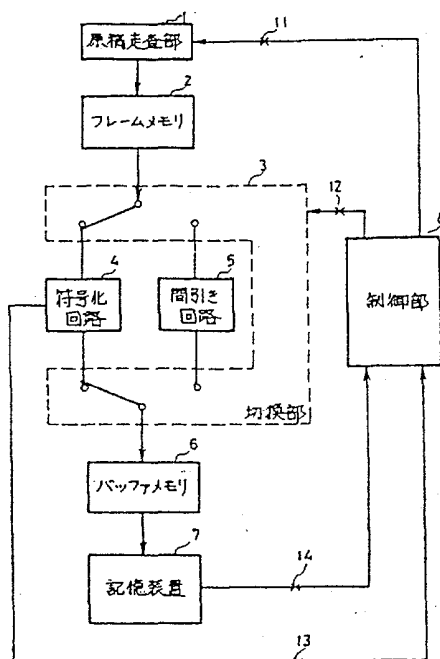


Figure 1. Diagram illustrating configuration of an application example.

- Key:
- 1 Original scanning unit
  - 2 Frame memory
  - 3 Switch unit
  - 4 Encoding circuit
  - 5 Reduction circuit
  - 6 Buffer memory
  - 7 Memory device
  - 8 Control unit

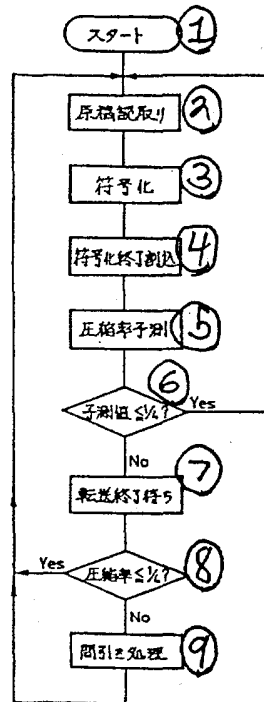


Figure 2. Diagram illustrating the operation of the application example.

- Key:
- |   |                                 |
|---|---------------------------------|
| 1 | Start                           |
| 2 | Read of original                |
| 3 | Encoding                        |
| 4 | End of encoding and interrupt   |
| 5 | Prediction of compression ratio |
| 6 | Predicted value $\leq 1/4$ ?    |
| 7 | Wait for end of transfer        |
| 8 | Compression ratio $\leq 1/4$ ?  |
| 9 | Reduction processing            |



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-7268

⑮ Int. Cl.

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)1月14日

H 04 N 1/411

8220-5C

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 ファクシミリ装置

⑯ 特 願 昭60-146117

⑰ 出 願 昭60(1985)7月3日

⑱ 発 明 者 上 田 哲 彦 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 井出 直孝

明 細 書

1. 発明の名称

ファクシミリ装置

2. 特許請求の範囲

(1) 送信する原稿上の総画素数を圧縮したビット数の信号に符号化する符号化回路(4)と、

この符号化回路の出力する画情報を一時蓄積する第一の記憶手段(6)と、

この第一の記憶手段の出力する画情報を格納する第二の記憶手段(7)と、

上記総画素数と上記符号化信号のビット数の比率に基づいて自装置の制御を行う制御手段と

を備えたファクシミリ装置において、

上記原稿の一枚について符号化終了時に、上記第二の記憶手段に格納されている画情報の量と上記第一の記憶手段に一時蓄積のできる画情報の量との和に基づいて上記比率を予測する演算手段を備え、

上記制御手段は、

この演算手段の出力に基づいて次原稿の読み取りを起動する制御手段を含むことを特徴とするファクシミリ装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はファクシミリ装置に関する。特に、ファクシミリ装置の原稿読取部の制御手段に関する。

(概要)

本発明は、原稿上の総画素数と、これを圧縮して生成した符号化信号のビット数との比率に基づいて制御されるファクシミリ装置において、

符号化信号にかかわる画情報がその記憶手段にすべて格納される以前に、比率を予測することにより、

記憶手段に格納された画情報に基づいて実測された比率による制御に比べて、原稿の読取効率を向上させることができるようにしたものである。

## 〔従来の技術〕

従来例ファクシミリ装置では、符号化された画情報量が一定値以上である場合に符号化される前の画情報量をある比率で間引くことにより、原稿の圧縮率を一定値以上に保ちながら送信が行われていた。

## 〔発明が解決しようとする問題点〕

このような従来例ファクシミリ装置では、符号化された画情報のすべてが記憶装置に格納された後にその量が判断されていたので、記憶装置への画像転送が終了するまでに待ち時間が生じ、このために単位時間内に読み取れる原稿の枚数が低下する欠点があった。

本発明はこのような欠点を除去するもので、記憶装置への画像転送が終了するまでの待ち時間を短縮することができるファクシミリ装置を提供することを目的とする。

## 〔問題点を解決するための手段〕

本発明は、送信する原稿上の総画素数を圧縮したビット数の信号に符号化する符号化回路(4)

と、この符号化回路の出力する画情報を一時蓄積する第一の記憶手段(6)と、この第一の記憶手段の出力する画情報を格納する第二の記憶手段(7)と、上記総画素数と上記符号化信号のビット数の比率に基づいて自装置の制御を行う制御手段とを備えたファクシミリ装置で、前述の問題点を解決するための手段として、上記原稿の一枚について符号化終了時に、上記第二の記憶手段に格納されている画情報の量と上記第一の記憶手段に一時蓄積のできる画情報の量との和に基づいて上記比率を予測する演算手段を備え、上記制御手段は、この演算手段の出力に基づいて次原稿の読取りを起動する制御手段を含むことを特徴とする。

## 〔作用〕

符号化回路で、送信する原稿上の画素数は、例えばランレングスの符号化により短いビット数の符号化信号に変換される。この変換された画情報はいったん第一の記憶手段に蓄積され、ひきつづき低速の第二の記憶手段に蓄積される。送信する原稿の符号化が終了した時点で、第一の記憶手段

の記憶容量に応じた画情報と第二の記憶手段に既に格納されている画情報の量との和と送信する原稿に固有の総画素数との比率を演算して、この数値を総画素数と符号化信号のビット数の比率として取扱うことにより、第二の記憶手段にすべての画情報が転送される以前に次段の制御が行われる。この制御により、次原稿の読取り開始を早める制御が行われる。この制御により、間引き処理の実行の要否が決定され、間引き処理不要のときは、次原稿の読取りが開始され、間引き処理が必要であることが予測されたときは第二の記憶手段にすべての情報の転送を実行後に圧縮比の算定が行われる。

## 〔実施例〕

以下、本発明実施例装置を図面に基いて説明する。

第1図は、この実施例装置の構成を示すブロック構成図である。第2図は、この実施例装置の動作を規定するプログラムの構成を示すフローチャートである。

まず、この実施例装置の構成を第1図に基づいて説明する。この実施例装置は、原稿走査部1と、この原稿走査部1の出力を入力するフレームメモリ2と、符号化回路4と、間引き回路5と、バッファメモリ6と、フレームメモリ2の出力を符号化回路4または間引き回路5のいずれか一方を経路に選択してバッファメモリ6の入力に接続する切換部3と、バッファメモリ6の出力を入力する記憶装置7と、符号化回路4および記憶装置7から入力し原稿走査部1および切換部3に出力する制御部8とを備える。ここで制御部8はマイクロコンピュータである。

次に、この実施例装置の動作を第1図および第2図に基づいて説明する。

原稿走査部1で読み取られた原稿の画情報は、フレームメモリ2にいったん格納された後に符号化回路4で符号化される。符号化回路4で符号化された画情報はバッファメモリ6を介して記憶装置7に格納される。制御部8により原稿走査部1および切換部4が制御される。

符号化回路4から符号化終了信号13が制御部8の割込入力ポートに入力され、また記憶装置7から格納されている符号化された画情報の量を示す画情報量信号14が制御部8に入力される。制御部8では、符号化回路4での画情報の圧縮率が1/4以上である場合に切換信号13により間引き回路7が起動され、フレームメモリ2の画情報の画素を主走査方向および副走査方向ともに1/2に間引いた画情報が記憶装置7に格納される。

さて、制御部8では、符号化終了信号13の割込が発生したときに、記憶装置7に格納されている画情報の量とバッファメモリ6の全容量との和に基づいて符号化された後の画情報の量の上限が求められて圧縮率が予測される。予測された圧縮率が1/4以下である場合には、記憶装置7への転送の終了を待たずに、起動信号11により次原稿の読み取りが開始される。一方、予測された圧縮率が1/4以上である場合には、制御部8により記憶装置7への画情報の転送が終了すると、符号化された画情報の量が求められ、圧縮率が1/4以上で

あるか否かに応じて間引き処理を行うか否かが決定され、処理終了後に次原稿の読み取りが開始される。

(発明の効果)

本発明は以上説明したように、符号化された画情報の記憶装置への転送が完了する前に間引きを行うか否かの判断を行うことにより、間引きを行う必要のない場合には記憶装置への転送の終了を待たずに次原稿の読み取りを開始できるので、単位時間内に読み取れる原稿の枚数を多くする効果がある。

#### 4. 図面の簡単な説明

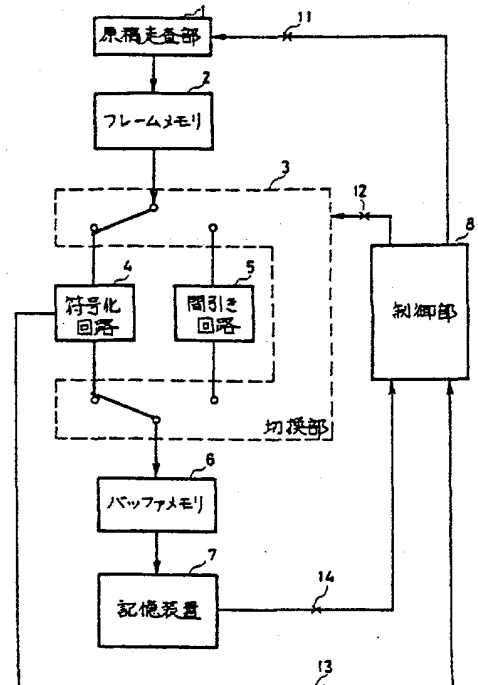
第1図は本発明実施例装置の構成を示すブロック構成図。

第2図は実施例装置の動作を示すフローチャート。

1…原稿走査部、2…フレームメモリ、3…切換部、4…符号化回路、5…間引き回路、6…バッファメモリ、7…記憶装置、8…制御部、11…

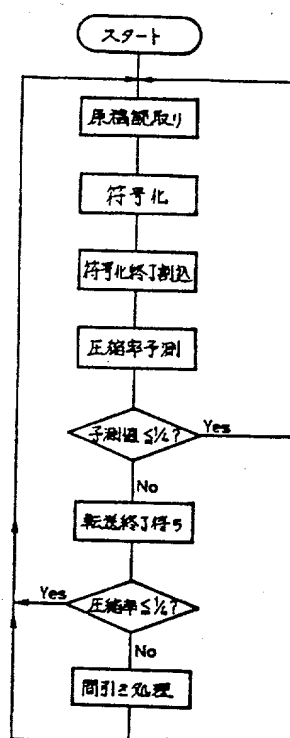
起動信号、12…切換信号、13…符号化終了信号、14…画情報信号。

特許出願人 日本電気株式会社  
代理人 弁理士 井出直孝



実施例の構成図

第1図



実施例の動作説明図

第 2 図